

الجمهورية الجزائرية الديمقراطية الشعبية  
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

Ministère de l'Enseignement Supérieur

et de la Recherche Scientifique

UNIVERSITE BLIDA 1

Faculté de Technologie

Département d'Automatique et Electrotechnique



وزارة التعليم العالي والبحث العلمي

جامعة البليدة 1

كلية التكنولوجيا

قسم الألية والإلكترو تقني

# EMPLOI DU TEMPS

---

**MASTER2**

**SEMESTRE1**

**DEPARTEMENT D'AUTOMATIQUE ET ELECTROTECHNIQUE**

**NIVEAU : MASTER 2/FILIERE : AUTOMATIQUE**

**SPECIALITE : AUTOMATIQUE APPLIQUEE « AA »**

**Emploi du temps semestre (3)**

<b>HEURE JOUR</b>	<b>8h00-9h30</b>	<b>9h40-11h10</b>	<b>11h20-12h50</b>	<b>13h00-14h30</b>	<b>14h40-16h10</b>	<b>16h20-17h50</b>
<b>Samedi</b>	Cours RDCM EAD	Cours CE/A.ESD Mme Mazari EAD	Cours EAD			
<b>Dimanche</b>		Cours TCA FAS / Salle 236/PAV26	TP FPGA/ VHDL		TP TCA FAS Labo	
			TP SI BennilaLabo 201/pav26			
<b>LUNDI</b>						
<b>MARDI</b>	Cours FPGA/ VHDL KARA ?? Salle 236/pav26	TD FPGA/ VHDL KARA ?? Salle236 /Pav26	Cours SI Bennila Salle 102(A)/pav26	Cours VI Benblidia Salle 236/PAV26		
<b>Mercredi</b>	Atelier circuit conception circuits imprimés Labo		Cours TCA FAS / Salle 236/PAV26	TD TCA FAS Salle 236/PAV26		
<b>Jeudi</b>	Cours SESR Benchabane Salle236/PAV26	TD SESR Benchabane Salle236/PAV26	TP SESR Benchabane Labo			

**TCA** : Techniques De Commandes Avancées ; **SESR**: Systèmes Embarqués Système Temps Réels; **FPGA/ VHDL**: FPGA et programmation VHDL; **VI** : Vision Robotique; **SI**: Supervision Industrielle; **CE/A.ESD**: Compatibilité Electromagnétique /Analyse ESD; **RDCM** : Recherche Documentaire et Conception de Mémoire ;